

**TestWay Express** 是一套高度集成化软件解决方案，以协助电子制造商优化测试流程：

- 定义生产线配置；包含组装、检验和测试设备的组合
- 估算产品每个阶段的测试覆盖率，并不断优化设备的组合
- 根据选定的测试策略，产生每一测试段的输入文件
- 通过导入调试完成的程序或覆盖率报告，计算产品的实际测试覆盖率
- 比对实际测试覆盖率与预估覆盖率的差异，从而优化测试程序

测试对于提升产品质量是不可避免的，通过检测和预防产品中的不良，尽可能保证交付给客户最优质的产品。所以必须做到：

- 定义最合适的测试策略以达到最大的测试覆盖率
- 针对测试项目，生成测试规范文档
- 比对实际生成的测试与预期的要求
- 充分了解生产制造能力，并确定一个可接受的出货不良率

**TestWay Express** 通过分析测试流程中每一阶段不良品数量，发现测试覆盖率中的不足及未被发现的不良。通过导入实时DPMO数据，信息中心会计算出制造过程中的FPY（一次性通过率）、误判率和漏测率。测试策略需不断调整以达到最理想的测试覆盖率，侦测出潜在的不良。

**TestWay Express** 是基于ASTER产品组合中另一款产品**TestWay** 的基础上研发而来，**TestWay** 是行业领先的可测性设计分析及测试覆盖率计算工具。

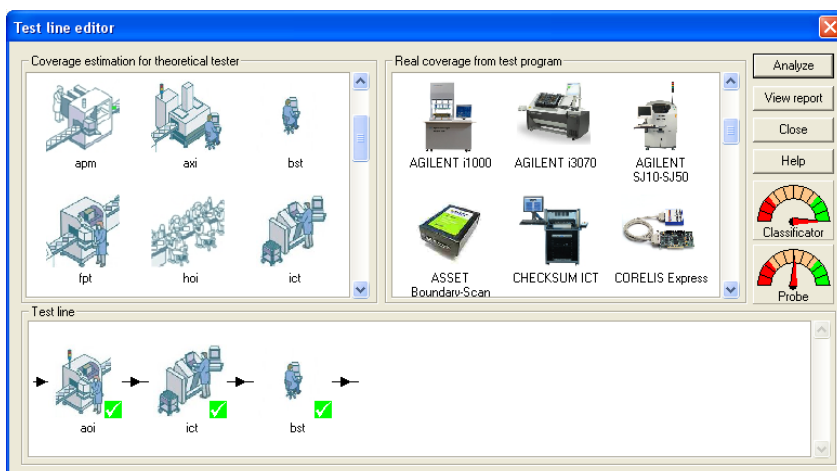
### 使用简单

通过一套综合的应用程序向导和拖放操作，从项目创建到测试覆盖率报告生成，只需要简单的6个步骤：

- 导入电路板信息
- 元件建模
- 探针选位
- 选择测试策略
- 产生测试覆盖率报告
- 创建测试设备导入文件

### 产品主要优势：

- **使用简单**  
应用程序向导贯穿整个项目分析。添加组合测试策略，只要在列表中拖放对应的设备
- **探针分配**  
根据探针选择的优先级，选择正面或反面的植针，植针位置为测试点、连接器、Vias、THT、SMD以及Bead Probes。并产生详细的植针报告
- **测试覆盖率估算**  
根据估算的测试覆盖率，选择最佳的测试策略，去除多余的测试步骤
- **自动生成测试文档**  
软件自动生成测试文档，比如：AOI、AXI、BST、ICT、FPT等，在很短的时间内完成用户以往可能数天才能完成的工作
- **测试覆盖率计算**  
计算实际的测试覆盖率并与估算的覆盖率比较，从而找出差异的部分进行程序优化
- **良率估算**  
通过导入实时的制程DPMO数据，计算出FPY（一次性通过率），及时调整测试策略以达到理想的测试覆盖率
- **支持多种测试设备**  
支持超过45种以上行业领先的测试设备的数据格式
- **支持本地CAD格式**  
支持行业标准的CAD数据格式，如：GENCAD、CAMCAD、FATF、ODB++等，并支持其他本地的CAD数据格式
- **元件筛选器**  
直观化编辑元件属性，如：料号、封装、元件类型、值、上下限、上件状态等



## 导入电路板信息

**TestWay Express** CAD导入模块支持多达53种格式的原理网表、布线、原理图的图形设计。其他一些DfT工具只能从布局阶段使用，这是**TestWay Express** 区别于其他DfT工具的关键所在。

**TestWay Express** 直接使用原始CAD格式文档进行分析操作，确保与整个设计制造流程的各个阶段之间的互操作性。

CAD资料用来帮助软件了解整个电路板设计信息，包含机械的和电子的设计信息，比如：元件类型、值、上下限、封装形式、元件高度及中心位置，同时包含可自动萃取的测试点信息。

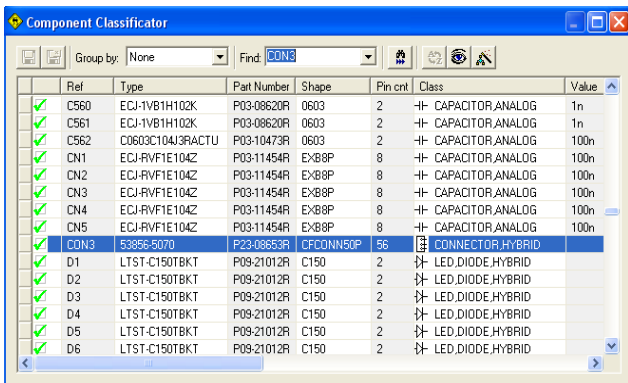
测试点位置信息主要是在飞针和在线测试程序生成及覆盖率分析时，作为评价节点可接入性的参考。

元器件列表信息可以用来作为CAD资料中某些属性信息不全的重要补充，比如：元件料号、元件描述、值及上件信息等。

电路原理图的导入可以让用户在分析报告和电路原理图间相互关联，更直观地查阅报告，并可以将分析结果在电路原理图上直观呈现。

## 元件建模

元件模型越详细越准确，则产生的分析报告就越精确。



**TestWay Express** 的元件筛选模块是非常友好的编辑器，通过它用户可以：

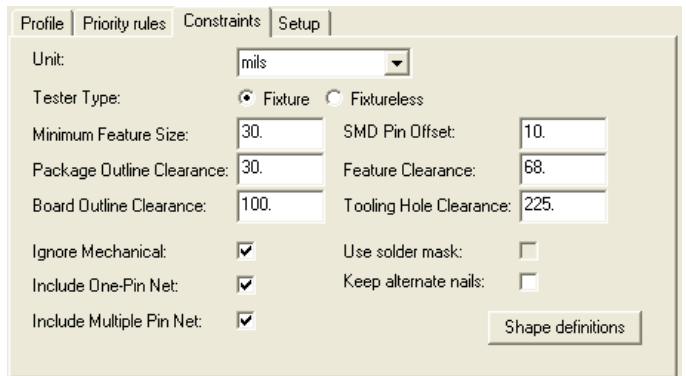
- 编辑元件类型、值、上下限及料号等，有了这些信息，才可以为元件指定测试类型
- 定义极性元件的管脚属性和多元器件的内部封装结构，比如：排阻和双二极管元件
- 导入BSDL文件可以协助软件识别边界扫描器件的边界寄存器结构
- 导入其他一些模型信息（IBIS、TestWay模型、已有其他测试模型等）可以协助软件更好的定义元件和管脚的属性



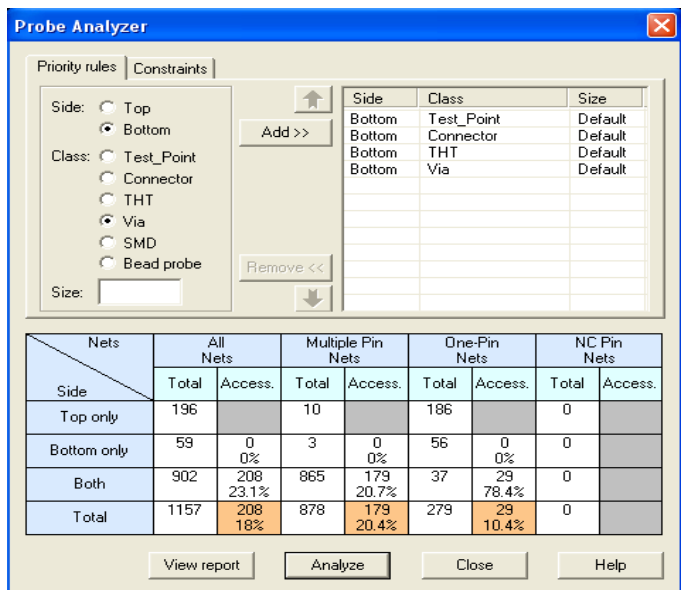
**TestWay Express** 特有的元件向导可以根据导入的，任何有效的模型和从元器件列表中萃取的其他有价值的信息（值、上下限、封装等）来自动识别元件的类型。

## 探针选位

测试点位置的选择需要考虑到机械和可测性方面的因素。



CAD资料中可能已经包含了测试点位置信息，但是对于整个测试覆盖需求来说，可能会有不足的情况。在这个情况下，**TestWay Express** 的探针分析器就可以帮助分析一些辅助的可植针位置，比如：过孔元件（THT）、连接器、SMD、Vias和Agilent Bead probe等。



一旦测试点位置被选定，探针分析器就会根据用户定义参数，在最佳位置分配探针。

根据实际的探针信息，就可以估算出产品的测试覆盖率。

**TestWay Express** 可以生成一整套的报告文件：

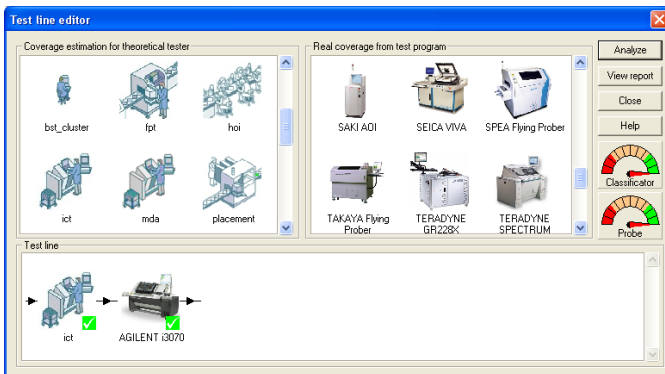
- 可植针分析报告，包含未植针的节点信息并附有不能植针的原因说明
- 针点图及钻孔文档
- MS-EXCEL格式的植针清单
- 探针以符号形式呈现在原理图上

## 选择测试策略

在决定最佳的测试流程时，必须充分考虑到所有有效的检验和测试设备，比如：AOI、AXI、边界扫描仪、在线测试仪、飞针测试仪和功能测试仪。

“Test Line”编辑器只需通过拖放的操作定义测试流程。窗口中抽象的测试机模型用于测试覆盖率的估算，而实际的测试机图形用于实际测试覆盖率的计算。用户可根据测试策略选择各种测试设备组合以分析其综合效果。

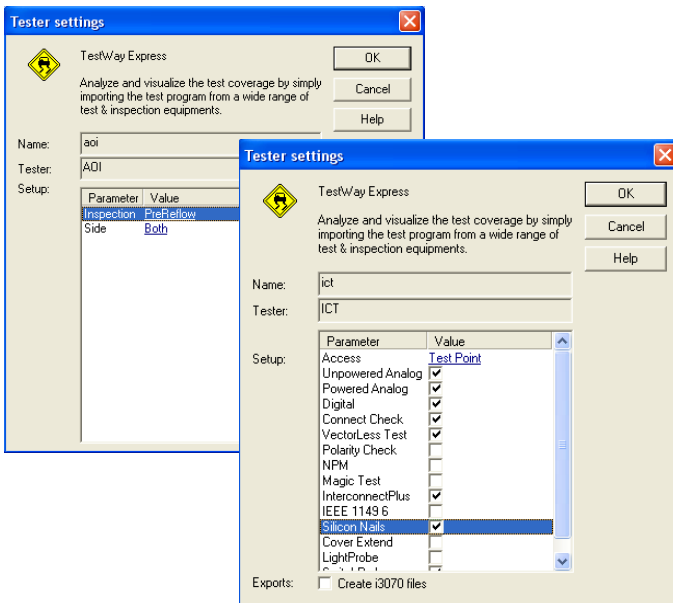
图示中的“计量表”可以快速的查阅元件模型及板级探针覆盖率状况，只要点击“计量表”就可查阅相关报告。



## 测试覆盖率估算

每一个抽象的测试机模型都可以对其使用的功能进行单独编辑。

为了估算出更精确的测试覆盖率，需要勾选出该测试机使用到的功能，并且要与实际程序保持一致。



TestWay Express 支持测试设备间组合优化，比如边界扫描仪和AOI可以分担在线测试仪和飞针测试仪覆盖率，使程序最优化。

## 测试设计

测试策略仿真结果可以用于自动生成装配和测试设备的程序，比如：贴片机、在线测试机（ICT）、飞针测试仪、X-Ray、自动光学检测机和边界扫描仪等。产生的文件格式可支持各种行业领导设备：Aeroflex, Agilent, Asset, Goepel Electronics, JTAG Technologies, Takaya, Teradyne/Genrad, TRI, Mydata, XJTAG 等等 ...

为了尽量使产生的文件能被直接使用，TestWay Express 可同时生成组合模拟元件及数字元件（包含disable信息）的模型文件。

## 实际测试覆盖率

一旦测试或检验程序开发调试完成并且已经导入使用，TestWay Express 可以直接分析测试程序或测试报告。覆盖率计算方式都是行业标准的算法，比如：PPVS (Presence, Polarity, Value, Solder)，或PCOLA/SOQ (Placement, Correct, Orientation, Live, Alignment / Short, Open, Quality)。测试覆盖率估算和实际测试覆盖率的计算使用同样的算法，这样使结果具有可比较性。



TestWay Express 支持多达45家行业领先的测试设备供应商的报告格式。

选择了抽象的测试机模型和实际的测试机图形，这样就可以将测试覆盖率的估算值和实际值进行比较，并根据结果做程序检验。

## 测试覆盖率报告探究

设定好所有的参数之后，只要点击“Analyze”按钮，软件开始分析并生成测试覆盖率报告。

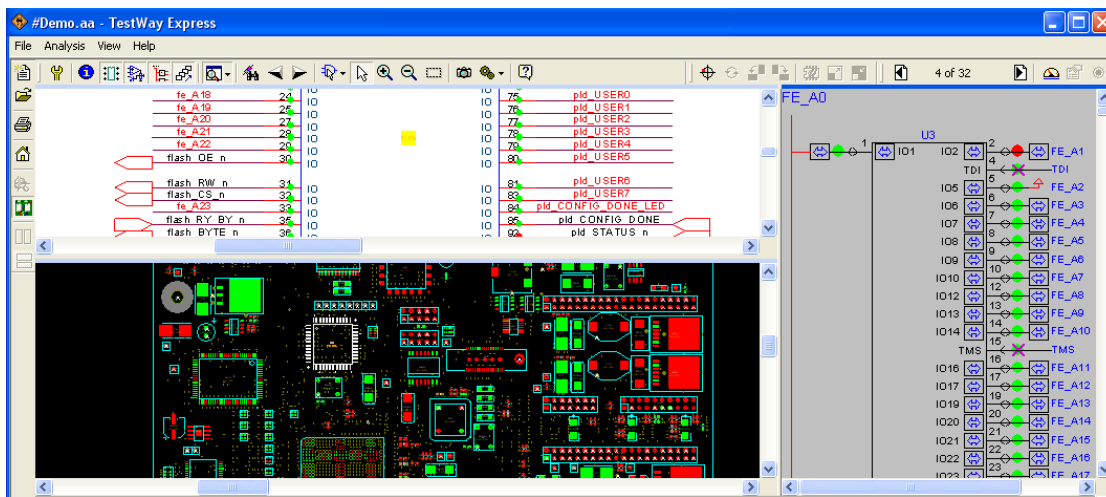
**TestWay Express** 可以生成HTML和MS-Excel两种格式的覆盖率报告：

- 板级视窗可以预览多种测试设备组合的覆盖率报告，也可以预览单独的测试设备的覆盖率报告
- 所有的元件被归类到各自的元件类型中，想要查验管脚级覆盖率，只需点击对应的元件类型，并在元件清单中下拉至你所要查验的元件，点击打开

- 总的覆盖率得分会显示在报告的最前页。独立测试设备的得分会显示在“Test Line”编辑器中，想要查验详细的报告，只要点击对应的测试设备
- 使用导航功能可在HTML报告、电路原理图、布局图和虚拟的原理图中交互浏览
- 测试覆盖状况通过使用容易理解的红绿灯模式直观呈现



Not tested  
Partially tested  
Well tested



TestWay Express

### TEST REPORT FOR AOI,BST,ICT

BOARD NAME / NUMBER	#DEMO	DATA PROCESSING REPORT	WRK: #DEMO.htm
COMPONENT	676	COMPONENT TESTED	100.00%
NET	1157	NET ACCESS	17.98%
SHORT COVERAGE	10.31%	BOARD SCORE	47.60%

DEVICE TYPE	TOTAL NUMBER (PARTS OR PINS)	Number of well tested	Number of partially tested	Number of not tested
Integrated Circuit	37 Parts (1690 Pins)	18.9% (7)	81.1% (30)	0.0% (0)
Transistor	2 Parts	0.0% (0)	100.0% (2)	0.0% (0)
Diode	1 Parts	0.0% (0)	100.0% (1)	0.0% (0)
LED	26 Parts	84.6% (22)	15.4% (4)	0.0% (0)
Capacitor	316 Parts	11.1% (35)	88.9% (281)	0.0% (0)
Resistor	167 Parts	54.5% (91)	45.5% (76)	0.0% (0)
Fuse	9 Parts	55.6% (5)	44.4% (4)	0.0% (0)
Inductor	10 Parts	20.0% (2)	80.0% (8)	0.0% (0)
Crystal	2 Parts	100.0% (2)	0.0% (0)	0.0% (0)
Switch	6 Parts	100.0% (6)	0.0% (0)	0.0% (0)
Connector	32 Parts (460 Pins)	0.0% (0)	100.0% (32)	0.0% (0)
Not Mounted	54 Parts			
Test point	14 Parts			
<b>Total</b>	<b>608 Parts (68 ignored)</b>	<b>28.0% (170)</b>	<b>72.0% (438)</b>	<b>0.0% (0)</b>

Visit our web site at [www.aster-technologies.com](http://www.aster-technologies.com) for the latest product news.

Copyright © 2013 ASTER Technologies. TestWay, TestWay Express, QuadView and QUAD are trademarks of ASTER Technologies. All other trademarks mentioned in this document are trademarks of their respective owners.

### Corporate Headquarters

ASTER Technologies  
55 bis, rue de Rennes  
F35510 Cesson-Sevigne  
France  
Phone: +33 (0)2 99 83 01 01  
Fax: +33 (0)2 99 83 01 00  
[sales@aster-technologies.com](mailto:sales@aster-technologies.com)

### 中国区代理

易力联测电子科技(上海)有限公司  
中国.上海  
长宁区延安西路726号  
华敏.翰尊国际大厦19楼K座  
电话: +86 (21) 52383300  
手机: +86 13501952039  
邮箱: [aster@ellipsiz.com](mailto:aster@ellipsiz.com)



**ASTER Technologies**